

TS. NGUYỄN MẠNH GIANG

CẤU TRÚC-LẬP TRÌNH-GHÉP NỐI VÀ ỨNG DỤNG VI ĐIỀU KHIỂN

TẬP MỘT
CẤU TRÚC VÀ LẬP TRÌNH VĐK 8051/8052

NHÀ XUẤT BẢN GIÁO DỤC

**Công ty Cổ phần sách Đại học - Dạy nghề – Nhà xuất bản Giáo dục Việt Nam giữ quyền
công bố tác phẩm.**

Mọi tổ chức, cá nhân muốn sử dụng tác phẩm dưới mọi hình thức phải được sự đồng ý của chủ sở hữu quyền tác giả.

04 – 2009/CXB/223 – 2117/GD

Mã số : 7B677y9 – DAI

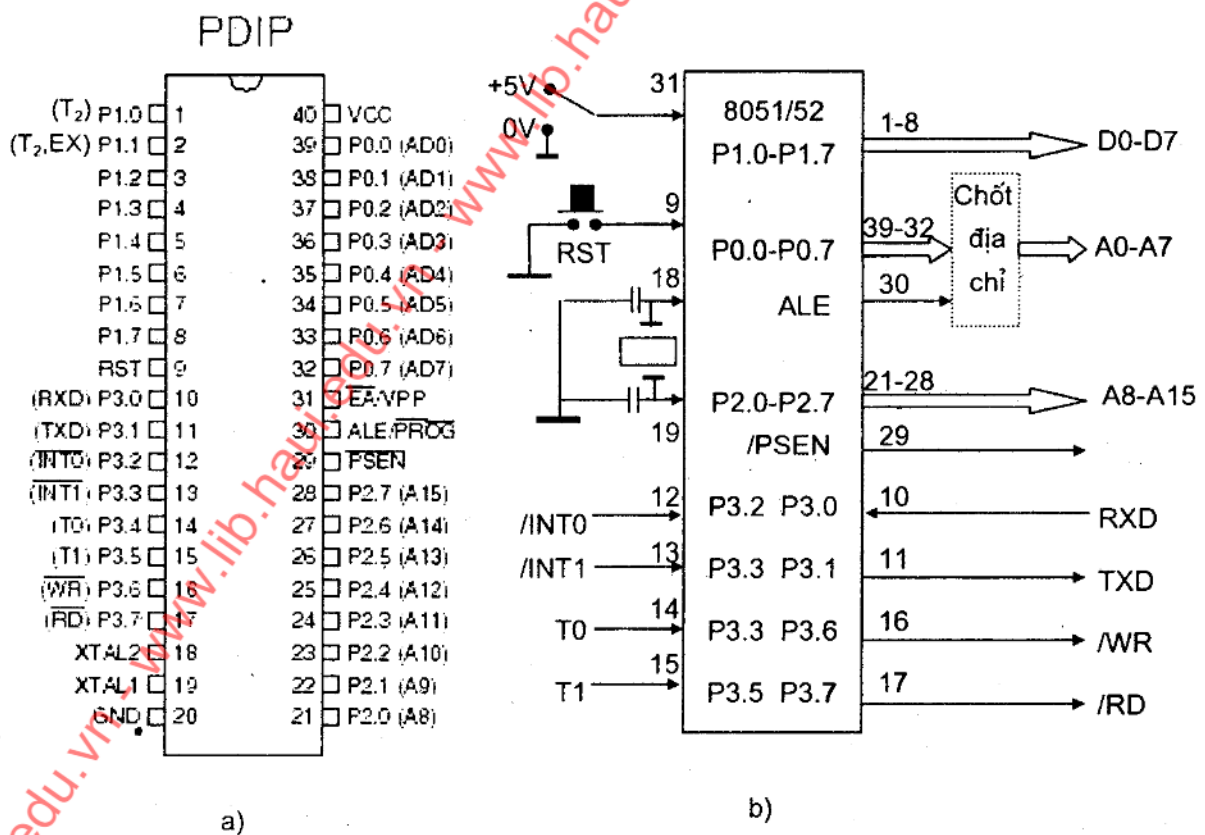
Chương 1

CẤU TRÚC VÀ HOẠT ĐỘNG CỦA VI ĐIỀU KHIỂN 8051/8052

Mục đích của chương:

- Giới thiệu về cấu trúc của VDK gồm CPU, bộ nhớ chương trình (PROM), bộ nhớ dữ liệu (RAM), cổng vào/ra song song, cổng vào/ra nối tiếp, Timer/Counter và bộ điều khiển ngắt.
- Giới thiệu về hoạt động của VDK: RESET, xung nhịp, dạng lệnh mã, quá trình thực hiện lệnh, các nhóm lệnh và các hành động cơ bản như vào/ra song song, vào/ra nối tiếp, định thời gian, đếm, điều khiển ngắt.
- Giới thiệu về cấu trúc của VDK qua chương trình mô phỏng Pinnacle.
- Giới thiệu về các kit thực hành VDK.
- Tổng quát về các tính năng của các VDK thuộc họ MCS-51.

1.1. CẤU TRÚC CỦA VDK 8051/8052



Hình 1-1. Sơ đồ chân theo số chân (a) và theo chức năng (b)

VĐK 8051 được hãng Intel chế tạo năm 1981. Hiện nay được dùng nhiều nhất vì giá rẻ và tiện dụng.

1.1.1. Sơ đồ chân

VĐK 8051/8052 là những vi mạch tích hợp mật độ lớn, có 40 chân. Sơ đồ chân của chúng như hình 1-1.

Số 40 chân trên chia thành các nhóm: nguồn nuôi, điều khiển, các tín hiệu địa chỉ, dữ liệu.

1. Nhóm chân nguồn nuôi

+ Nguồn nuôi 5 V (chân số 40): để nuôi vi mạch.

+ Nối đất (chân số 20): để nối đất.

2. Nhóm chân điều khiển

Nhóm này còn phân biệt các tín hiệu điều khiển vào và ra.

a) Nhóm tín hiệu vào điều khiển

+ XTAL1 (chân số 18) và XTAL2 (chân số 19): nối tinh thể thạch anh cho máy phát xung nhịp chu trình hay mắc với máy phát xung ngoài.

+ RST (RESET) (chân số 9): nối chuyển mạch (khi nhấn, nối với đất) để xóa về trạng thái ban đầu hay khởi động lại.

+ /EA/PP (chân số 31): chọn nhớ ngoài (nối đất) hay nhớ trong (nối nguồn nuôi 5 V).

+ T2 hay P1.0 (chân số 1): tín hiệu dữ liệu vào/ra hay tín hiệu vào đếm cho Timer2/Counter2 của 8052.

+ T2EX hay P1.1 (chân số 2): tín hiệu dữ liệu vào/ra hay tín hiệu vào ngắt ngoài2 cho 8052.

+ /INT0 hay P3.2 (chân số 12): tín hiệu vào gây ngắt ngoài0 cho VĐK 8051.

+ /INT1 hay P3.3 (chân số 13): tín hiệu vào gây ngắt1 cho VĐK 8051.

+ T0 hay P3.4 (chân số 14): tín hiệu vào đếm cho Timer0/Counter0.

+ T1 hay P3.5 (chân số 15): tín hiệu vào đếm cho Timer1/Counter1.

b) Nhóm tín hiệu ra điều khiển

+ ALE//PROG (chân số 30): dùng để đưa tín hiệu chốt địa chỉ (ALE) khi có nhớ ngoài hay điều khiển ghi chương trình /PROG.

+ /PSEN (chân số 29): dùng để đưa tín hiệu điều khiển đọc bộ nhớ chương trình ROM ngoài.

+ /WR hay P3.6 (chân số 16): để đưa tín hiệu dữ liệu vào hay tín hiệu ghi dữ liệu vào bộ nhớ ngoài.

+ /RD hay P3.7 (chân số 17): để đưa tín hiệu dữ liệu ra hay tín hiệu đọc dữ liệu từ bộ nhớ ngoài.

c) Nhóm các tín hiệu địa chỉ, dữ liệu

+ Cổng vào/ra địa chỉ, dữ liệu P0 hay P0.0-P0.7 (chân số 39-32): dùng để trao đổi tin về dữ liệu (D0-D7) vào/ra song song hoặc đưa ra các địa chỉ thấp (A0-A7) theo chế độ dồn kênh (kết hợp với tín hiệu chốt địa chỉ ALE).

+ Cổng vào/ra địa chỉ/dữ liệu P2 hay P2.0-P2.7 (chân số 21-28): dùng để trao đổi tin song song về dữ liệu (D0-D7) hoặc đưa ra các địa chỉ cao (A8-A15).

+ Cổng vào/ra dữ liệu P1 hay P1.0-P1.7 (chân số 1-8): dùng để trao đổi tin song song về dữ liệu (D0-D7).

+ Cổng vào/ra P3 hay P3.0-P3.7:

- P3.0 (chân số 10): đưa vào tín hiệu nhận tin nối tiếp RXD.
- P3.1 (chân số 11): đưa ra tín hiệu truyền tin nối tiếp TXD.
- /INT0 hay P3.2 (chân số 12): tín hiệu vào gây ngắt0 INT0 của VĐK 8051/8052.
- /INT1 hay P3.3 (chân số 13): tín hiệu vào gây ngắt1 INT1 của VĐK 8051/8052.
- T0 hay P3.4 (chân số 14): tín hiệu vào đếm cho Timer0/Counter0 của VĐK 8051/8052.
- T1 hay P3.5 (chân số 15): tín hiệu vào đếm cho Timer1/Counter1 của VĐK 8051/8052.
- /WR hay P3.6 (chân số 16): để đưa ra tín hiệu ghi dữ liệu vào bộ nhớ ngoài.
- /RD hay P3.6 (chân số 17): để đưa ra tín hiệu đọc dữ liệu từ bộ nhớ ngoài.
- T2 hay P1.0 (chân số 1): tín hiệu vào đếm cho Timer2/Counter2 của 8052.
- T2EX (chân số 2): tín hiệu vào gây ngắt ngoài2 của VĐK 8052.

Ngoài các tín hiệu chuyên dùng trên, cổng vào/ra P3 này còn dùng để trao đổi tin về dữ liệu D7-D0.

1.1.2. Sơ đồ khối

VĐK 8051/8052 được chế tạo theo cấu trúc của một hệ vi tính gồm các khối (hình 1-2a) sau:

- Bộ xử lý trung tâm CPU (Central Processor Unit): dùng để điều khiển toàn vi mạch trong việc thực hiện lệnh và xử lý số học, logic.

- Bộ nhớ RAM bên trong: (128 byte cho 8051 và 256 byte cho 8052), dùng làm các thanh ghi thông dụng, đặc biệt SFR và xử lý bit để ghi nhớ dữ liệu cho chương trình.

- Bộ nhớ chương trình (ROM) bên trong: (4 kbyte cho 8051 hay 8 k cho 8052), dùng để ghi nhớ chương trình.

- Các cổng trao đổi tin vào/ra dữ liệu và địa chỉ P0-P2: dùng trao đổi tin song song về địa chỉ và dữ liệu (D0-D7) như sau:

+ Cổng P0: trao đổi tin về dữ liệu (D0-D7) hay khi có bộ nhớ ngoài mở rộng, trao đổi tin về địa chỉ thấp (A0-A7) (cùng với tín hiệu chốt địa chỉ ALE đưa qua vi mạch chốt).

+ Cổng P2: trao đổi tin về dữ liệu (D0-D7) hay địa chỉ cao (A8-A15) khi có bộ nhớ ngoài mở rộng.

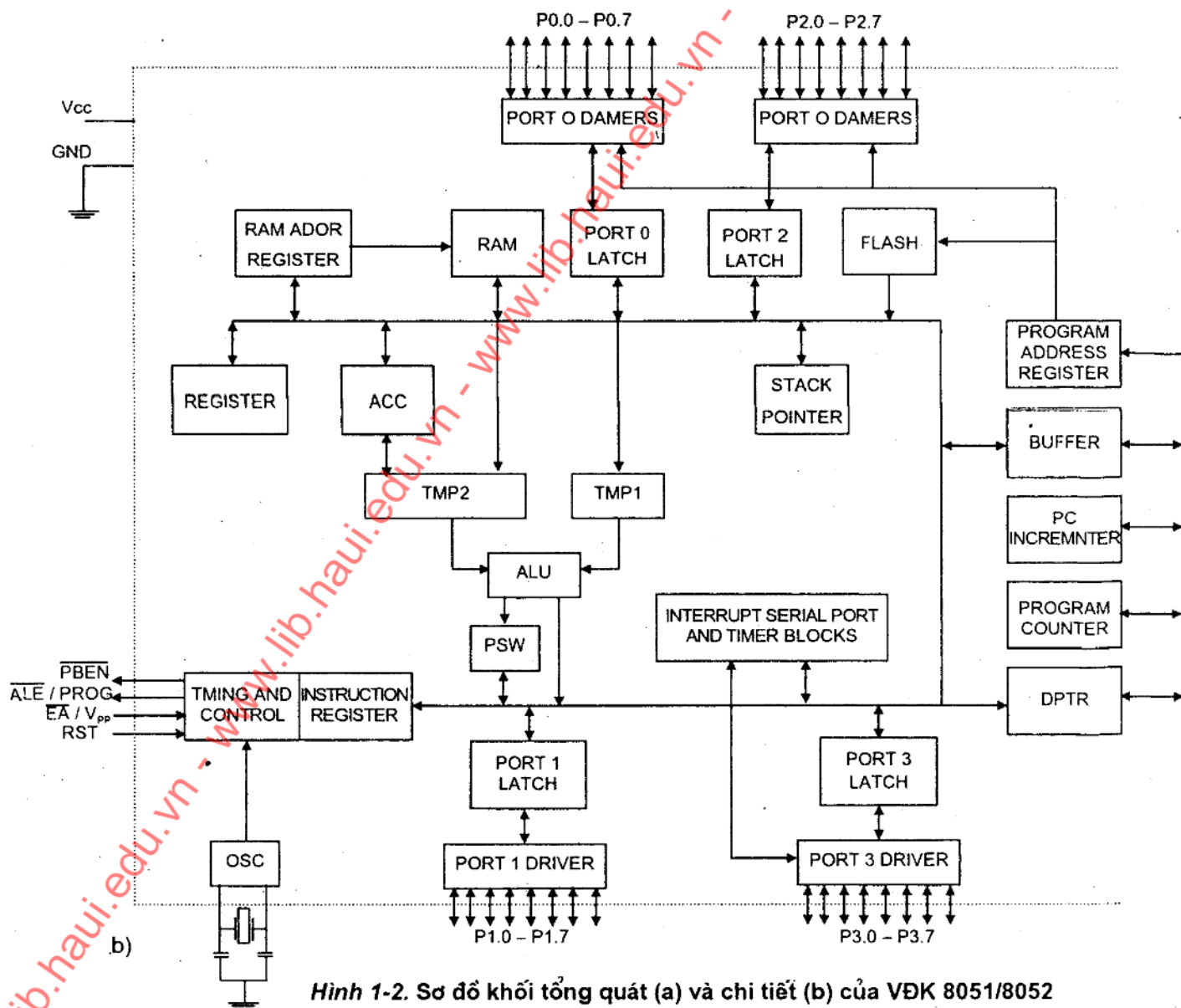
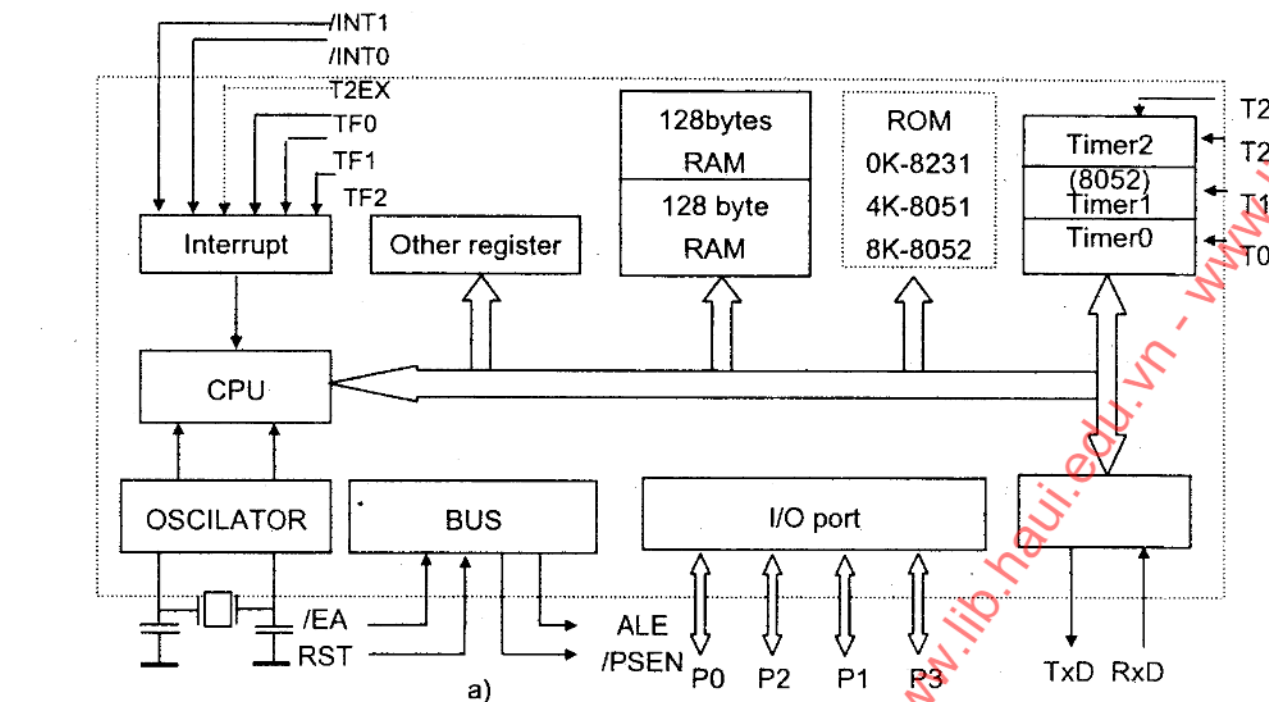
+ Cổng P1: trao đổi tin về dữ liệu song song D7-D0.

- Cổng trao đổi tin nối tiếp: dùng trao đổi tin nối tiếp nhận vào từ chân RXD và đưa ra truyền tới chân TXD.

- Khối định thời gian/bộ đếm (Timer/Counter 0,1 và 2 cho 8052): dùng để định thời gian và đếm xung ngoài vào các chân T0, T1, T2.

- Khối điều khiển ngắt chương trình: dùng để ngắt chương trình khi có đếm tràn hay có xung ngoài tác động vào.

Như vậy, vi mạch VĐK nói chung và VĐK 8051/8052 nói riêng là một hệ vi xử lý, bao gồm các khối CPU, nhớ (ROM, RAM), cổng vào/ra (song song, nối tiếp), bộ định thời gian/đếm và điều khiển ngắt chương trình. Các chương sau, chúng ta sẽ nghiên cứu chi tiết từng khối trên cùng với hệ lệnh và lập trình phục vụ.



Hình 1-2. Sơ đồ khối tổng quát (a) và chi tiết (b) của VDK 8051/8052

Sơ đồ khối chi tiết (hình 1-2b) mô tả tới từng khối nhỏ và từng thanh ghi của sơ đồ khối tổng quát, trong đó có :

- *Khối thực hiện lệnh*: để thực hiện lệnh gồm đưa địa chỉ lệnh (từ thanh ghi PC), đọc lệnh vào thanh ghi lệnh, giải mã lệnh và phát các tín hiệu điều khiển các thanh ghi.
- *Khối số học logic ALU*: để thực hiện các phép toán số học (cộng, trừ, nhân chia, tăng, giảm) và logic (Và, Hoặc, Loại trừ v.v...).
- *Các thanh ghi thông dụng*: A, B, PC, PSW, SP, các cổng vào/ra song song P0, P1, P2, P3.

Chúng ta sẽ xét chi tiết các thanh ghi và các khối trên trong các chương sau.

1.2. HOẠT ĐỘNG CỦA VDK 8051/8052

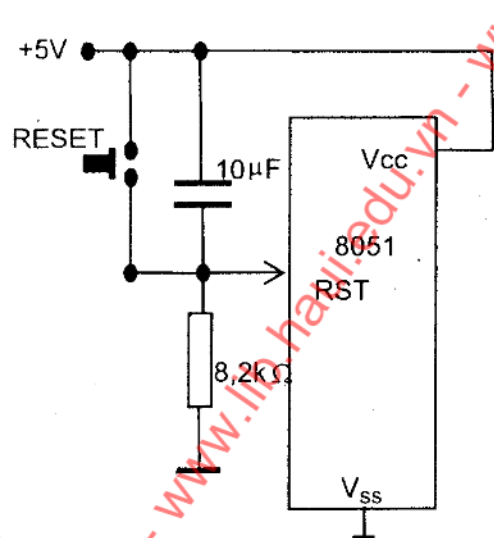
1.2.1. Nguồn nuôi

VDK 8051/8052 được nuôi bằng nguồn nuôi +5V. Thanh ghi PCON có hai bit để điều khiển nguồn nuôi ở chế độ đặc biệt:

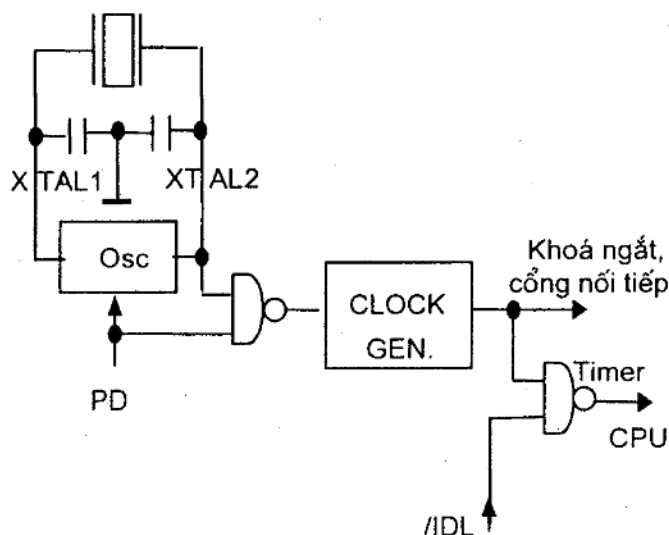
- *Bit IDL (PCON.0) = 1*: khiến VDK ở chế độ rỗng (không hoạt động), các tín hiệu nhịp bên trong không tác động lên CPU, nhưng vẫn tác động lên các bộ phận điều khiển ngắt, Timer và cổng nối tiếp. Chế độ này kết thúc khi có RESET.
- *Bit PD (PCON.1) = 1*: khiến VDK ở chế độ nguồn nuôi thấp, bộ dao động bên trong ngừng phát xung, các chức năng không hoạt động, trừ RAM bên trong và các thanh ghi SFR còn duy trì dữ liệu. Ở chế độ này, nguồn nuôi Vcc có thể còn 2 V. Chế độ này kết thúc khi có RESET.
- *Bit GF0 (PCON.2) = 1*: bit cờ tổng quát.
- *Bit GF1 (PCON.3) = 1*: bit cờ tổng quát.
- *Các bit (PCON.3-PCON.6)*: để dành, chưa dùng.
- *Bit SMOD (PCON.7)*: tốc độ baud nhân 2 cho trao đổi tin nối tiếp.

1.2.2. RESET

Trạng thái khởi động lại hay xoá khi bật nguồn nuôi hay ấn nút RESET để duy trì một xung âm nối đất vào chân RESET (chân số 9) trong thời gian 2 chu trình máy (cỡ 1μs cho tần số 12MHz) do mạch ở hình 1-3 khi có bộ nhớ ngoài mở rộng.



Hình 1-3. Mạch điện Reset



Hình 1-4. Máy phát xung nhịp

Sau khi bật nguồn nuôi hay ấn nút RESET thì :

- giá trị của thanh ghi SP = 07h;

- các giá trị của các cổng song song là 0FFH;
- các giá trị của các thanh ghi hay các ô nhớ là 00FFH;
- giá trị của thanh ghi PC = 00H nên địa chỉ của lệnh đầu tiên của chương trình chính là 00H.

1.2.3. Máy phát xung nhịp và chu trình

VĐK hay vi xử lý hoạt động được do chuỗi xung nhịp kích thích các mạch số. Do đó, mỗi VĐK phải có một máy phát xung nhịp với tần số thích hợp. VĐK 8051 cần tần số 11,0592 MHz. Máy phát xung nhịp có sẵn trong vi mạch VĐK, chỉ cần nối tinh thể thạch anh có tần số tương ứng vào các chân XTAL1, XTAL2 như hình 1-4. Có thể dùng máy phát xung nhịp bên ngoài, khi đó, chỉ cần đưa tín hiệu dao động ngoài vào chân XTAL1, còn chân XTAL2 để trống.

Các chu trình xung nhịp cho lệnh một byte và hai byte như hình 1-5.

Như vậy, chuỗi xung nhịp được chia thành:

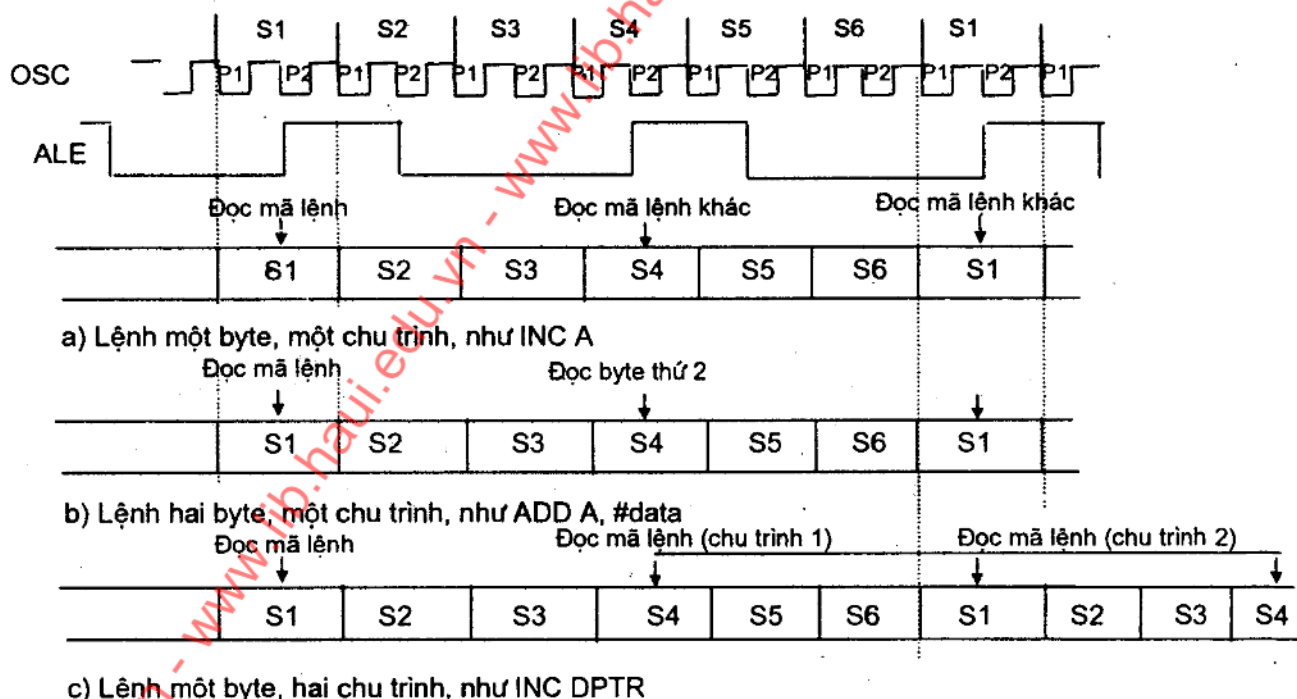
- *Chu trình* : gồm 6 nhịp, từ S1 tới S6.
- *Pha* : mỗi nhịp có hai pha P1, P2. Mỗi pha có độ kéo dài cỡ 1 microsec (tần số nhịp 12 MHz).

Tại các nhịp S1 và S4 được tiến hành đọc mã lệnh hoặc byte thứ hai khi có tín hiệu chốt địa chỉ ALE = 1.

Hình 1-5a ứng với lệnh INC A (tăng nội dung thanh ghi chứa A), là lệnh một byte, được thực hiện trong một chu trình (cỡ 12 μ sec).

Hình 1-5b ứng với lệnh ADD A, #data (cộng thanh ghi chứa A với dữ liệu trực tiếp data), là lệnh hai byte (byte mã lệnh và byte dữ liệu data) thực hiện trong một chu trình (6 nhịp).

Hình 1-5c ứng với lệnh INC DPTR (tăng thanh ghi địa chỉ nhớ ngoài) gồm 1 byte, thực hiện trong hai chu trình (12 nhịp).



Hình 1-5. Các chu kỳ xung nhịp cho lệnh một byte (a) và hai byte (b) một chu trình và một byte trong hai chu trình (c)

Ngoài các lệnh trên còn có lệnh hai byte, hai chu trình như MOVX, @DPTR, A (đưa nội dung thanh ghi A ra ô nhớ ngoài có địa chỉ là giá trị của thanh ghi DPTR).

Ở đây, VDK chọn địa chỉ ô nhớ chương trình ngoài (PROM) hay RAM ngoài (EXRAM) bởi tín hiệu địa chỉ ALE (để chốt địa chỉ thấp A0-A7).

Tín hiệu đưa ra ở cổng P2 là địa chỉ cao (A8-A15), do thanh ghi đếm lệnh nửa cao PCH đưa ra (PCH OUT cho PROM) hay nửa cao của thanh ghi con trỏ địa chỉ DPH (cho EXRAM).

Cổng P1 đưa ra địa chỉ thấp A0-A7, do thanh ghi đếm lệnh thấp đưa ra (PCL OUT) hay nửa thấp của thanh ghi con trỏ địa chỉ DPL.

Khi có tín hiệu /PSEN = 0 bộ nhớ chương trình (PROM) đọc lệnh vào (ISNT IN) trên đường dây dữ liệu P0.

Khi có tín hiệu /RD = 0, ô nhớ RAM ngoài đọc dữ liệu vào (DATA IN) cũng trên đường dây dữ liệu P0.

1.2.4. Lệnh dạng ngôn ngữ mã (mã lệnh)

Giữa người điều hành (hay sử dụng) và VDK "trao đổi" tin (dữ liệu, lệnh hành động) bằng loại ngôn ngữ chung dưới dạng mã (tập hợp các bit nhị phân 0, 1) quy ước do người thiết kế, chế tạo đề ra. Với ngôn ngữ dạng mã, VDK có thể hiểu một cách trực tiếp, không cần thông dịch (intepreter - dịch và thực hiện theo từng lệnh) hay biên dịch (compiler - dịch cả văn bản) thành dạng mã. Một lệnh đầy đủ đều có bốn thành phần là nhãn, mã lệnh, các toán hạng (Operand) nguồn S và toán hạng đích D và chú thích (Comment).

Dạng một lệnh như sau: Label: OPCODE D, S ; Comment
trong đó:

- *Label*: gọi là nhãn hay ký hiệu, là một hay một số ký tự, không được trùng với các từ khoá hay tên lệnh, không bắt đầu bằng một chữ số, dùng để đánh dấu địa chỉ của lệnh khi chương trình cần nhảy tới khi dùng lệnh nhảy (JMP ABC) hay gọi chương trình con (CALL SUBR).

- *OPCODE*: là mã lệnh hay mã của hành động. Mã lệnh này (tổ hợp các bit 1 và 0) là do người thiết kế, chế tạo VDK quy định dựa theo cấu trúc và hoạt động của VDK. Mã lệnh này chứa trong một byte (8 bit). Do đó, một VDK có thể có tới 256 lệnh với các số mã khác nhau.

Ví dụ: + VDK 8051/8052 có lệnh NOP (NO operation-không hành động gì): có mã lệnh 00000000B = 00H. Gặp lệnh này, thanh ghi đếm lệnh PC tăng lên 1 và trễ thời gian một chu trình (1 μ s).

+ Lệnh INC A (tăng nội dung thanh ghi chứa A lên 1) có mã lệnh 00000100B = 04H.

+ Lệnh MOV A, #data (chuyển dữ liệu tức thì data vào thanh ghi A có mã 0111 0100B data hay 74H, data.

- *D (Destination)*: là toán hạng đích (nơi gửi dữ liệu sau khi hành động).

- *S (Source)*: là toán hạng nguồn (nơi chứa dữ liệu cần cho hành động).

Các hành động, toán hạng nguồn hay đích đều được quy ước dưới dạng nhị phân hay dạng mã.

Toán hạng là nơi chứa dữ liệu cho lệnh, có thể là dữ liệu tức thì (immediate - dữ liệu ghi ngay sau mã lệnh), trong thanh ghi R (phương pháp địa chỉ thanh ghi) hay trong ô nhớ (phương pháp địa chỉ trực tiếp hay gián tiếp thanh ghi hoặc chỉ số). Chúng ta sẽ đề cập tới các phương pháp địa chỉ ở chương ba.

- *Comment (chú thích)*: sau dấu chấm phẩy (;), dùng để ghi chú, giải thích thêm về lệnh và chương trình. Khi dịch chương trình, phần chú thích này được bỏ qua, không dịch và khi chạy chương trình, không thực hiện. Nếu quên dấu chấm phẩy, chương trình dịch sẽ báo lỗi vì sai cú pháp của câu lệnh.

Trong VDK có các lệnh không có mã hành động, không có toán hạng hay chỉ có một toán hạng.

Ví dụ: - Lệnh NOP có mã 00000000B hay 00H, không thực hiện một hành động nào, chỉ tốn thời gian đọc lệnh là 1 chu trình máy (1 microsec).

- Lệnh INC A có mã là 00000100B hay 04H : lệnh không có toán hạng S hay D, làm tăng thanh ghi chứa A lên 1 đơn vị (A+1), không có toán hạng nguồn S và đích D.

- Lệnh MOV A, #data có toán hạng nguồn là data kèm sau mã lệnh, toán hạng đích là A.

- Lệnh ADD A, #data có mã là 0010 0100 (#data) hay 24H (#data), gồm hai byte mã lệnh và toán hạng nguồn 1 là data. Thanh ghi chứa A vừa là toán hạng nguồn 2 (cộng data với A) rồi lại gửi kết quả tổng vào thanh ghi A.

Tùy hành động, số toán hạng và phương pháp địa chỉ hay phương pháp tìm dữ liệu cho lệnh, ta có lệnh dài 1, 2 hay 3 byte và thời gian thực hiện cần 1, 2 chu trình máy.

1.2.5. Quá trình thực hiện một lệnh

Lệnh của chương trình được chứa trong bộ nhớ ROM (trong hay ngoài), còn dữ liệu hay các thanh ghi được chứa trong bộ nhớ RAM. VDK nói chung hay CPU nói riêng, khi thực hiện một lệnh chứa trong bộ nhớ theo các bước sau:

- CPU đưa ra nội dung thanh ghi đếm lệnh PC, tức địa chỉ ở nhớ ROM (trong hay ngoài) để đọc mã lệnh vào thanh ghi đếm lệnh IR.

- CPU đưa ra nội dung thanh ghi đếm lệnh PC+1 để đọc byte thứ hai của lệnh tức toán hạng nguồn S nếu lệnh cần toán hạng S.

- CPU đưa ra nội dung thanh ghi đếm lệnh PC+2 để đọc byte thứ ba của lệnh tức toán hạng nguồn D nếu lệnh cần toán hạng D.

- CPU giải mã lệnh để biết cần đưa các tín hiệu nào tới bộ phận tương ứng. Ví dụ lệnh INC A có mã 04H sẽ làm tăng nội dung thanh ghi chứa A lên 1 tức đưa một tín hiệu vào thanh ghi đếm A để nội dung A tăng lên 1.

Nếu lệnh có toán hạng nguồn S, dữ liệu sẽ được đọc vào thanh ghi đệm tạm thời (xem hình 1-2b) của sơ đồ khối chi tiết của VDK 8051/8052) và sau đó lệnh sẽ thao tác với toán hạng nguồn rồi gửi vào toán hạng đích D.

Ví dụ, lệnh ADD A, #data, thì thanh ghi chứa A sẽ được khối xử lý số học logic ALU cộng thanh ghi chứa A với dữ liệu data ở thanh ghi đệm, kết quả gửi lại vào A và đưa chỉ thị kết quả về trạng thái trên thanh ghi trạng thái cờ PSW.

1.2.6. Chương trình

Chương trình là một nhóm lệnh, có ký hiệu mở đầu và kết thúc chương trình, thực hiện một nhiệm vụ nào đó của VDK. Chương trình có thể viết dưới dạng:

- *Mã lệnh*: là chuỗi các lệnh dạng mã hay các con số dạng nhị phân (các bit 0, 1) hay dạng HEX. Dạng chương trình này khó viết, dễ nhầm lẫn.

- *Hợp ngữ*: là chuỗi các lệnh dạng chữ hay thuật nhớ (mỗi lệnh là tập hợp các chữ viết tắt bằng tiếng Anh đặc trưng cho hành động của VDK). Các lệnh và chương trình hợp ngữ này khắc phục nhược điểm của mã lệnh nhưng đòi hỏi chương trình biên dịch (Compiler hay Assembler) từ ngôn ngữ bậc cao hay hợp ngữ sang dạng mã. Cuốn giáo trình này sẽ đề cập đến lập trình hợp ngữ cho VDK họ MCS-51.

- *Ngôn ngữ bậc cao*: vì chương trình dạng hợp ngữ dài, phức tạp, tuy có gần với cấu tạo và hành động của VDK, nhưng còn xa với cách suy nghĩ và hành động của tư duy của con người và lại phụ thuộc vào từng loại VDK. Ngôn ngữ bậc cao ra đời khắc phục được nhược điểm trên, nhưng đòi